

## SECCIÓN G — SECCION G — FISICA

## G11 REGISTRO DE LA INFORMACION

**G11C MEMORIAS ESTATICAS** (registro de la información basado en el movimiento relativo entre el soporte de registro y el transductor G11B; dispositivos semiconductores para memorias H01L, p. ej. H01L 27/108-H01L 27/11597; técnica del impulso en general H03K, p. ej. conmutadores electrónicos H03K 17/00)

**Nota(s) [2006.01]**

- (1) La presente subclase cubre los dispositivos o disposiciones para el almacenamiento de informaciones digitales o analógicas:
  - (i) en los que no hay movimiento relativo entre un elemento de almacenamiento de información y un transductor;
  - (ii) que tienen un dispositivo selector para la escritura de informaciones en la memoria digital o su lectura a partir de ésta.
- (2) La presente subclase no cubre los elementos no adaptados para el almacenamiento o no provistos de tales medios, que están cubiertos por la subclase apropiada, p. ej. H01, H03K.
- (3) En esta subclase, los siguientes términos se utilizan con el significado indicado:
  - "elemento de almacenamiento" es un elemento que puede almacenar al menos una unidad de información y está provisto de medios para la escritura o lectura de esta información;
  - "memoria" es un dispositivo, que incluye elementos almacenamiento, que pueden almacenar información a ser extraída cuando se desee.

**Esquema general de la subclase**

ESCRITURA O LECTURA DE INFORMACION .....	7/00	MEMORIAS DIGITALES	
SELECCION DE DIRECCION .....	8/00	CARACTERIZADAS POR DISPOSITIVOS DE SALVAGUARDIA (BACK-UP) .....	14/00
MEMORIAS DIGITALES		MEMORIAS DE SOLO LECTURA	
CARACTERIZADAS POR LA		PROGRAMABLES Y BORRABLES .....	16/00
NATURALEZA DE LOS ELEMENTOS		MEMORIAS DIGITALES	
Tipos eléctricos o magnéticos; sus detalles .....	11/00; 5/00	CARACTERIZADAS POR EL DESPLAZAMIENTO DE LA INFORMACION	
Tipos mecánicos .....	23/00	Desplazamiento; circulación .....	19/00; 21/00
Tipos fluidos .....	25/00	MEMORIAS CARACTERIZADAS POR LA FUNCION	
Otros tipos .....	13/00	Asociativa; analógica; de lectura solamente .....	15/00; 27/00; 17/00
		VERIFICACION DE MEMORIAS .....	29/00
		MATERIA NO PREVISTA EN OTROS GRUPOS DE ESTA SUBCLASE .....	99/00

**5/00 Detalles de memorias cubiertos por el grupo G11C 11/00 [1, 2006.01]**

- 5/02 . Disposición de elementos de almacenamiento, p. ej. bajo la forma de una matriz [1, 2006.01]
- 5/04 . . Soportes para elementos de almacenamiento; Montaje o fijación de elementos sobre tales soportes [1, 2006.01]
- 5/05 . . . Soportes de núcleos en una matriz [2, 2006.01]
- 5/06 . Disposiciones para interconectar eléctricamente elementos de almacenamiento, p. ej. por cableado [1, 2006.01]
- 5/08 . . para interconectar elementos magnéticos, p. ej. núcleos toroidales [1, 2006.01]
- 5/10 . . para interconectar capacidades [1, 2006.01]
- 5/12 . Aparatos o procedimientos para interconectar elementos de almacenamiento, p. ej. para enhebrar núcleos magnéticos [1, 2006.01]

- 5/14 . Disposiciones para la alimentación (circuitos auxiliares para memorias que utilizan dispositivos semiconductores, G11C 11/4063, G11C 11/413, G11C 11/4193; en general G05F, H02J, H02M) [5, 7, 2006.01]

**7/00 Disposiciones para escribir una información o para leer una información en una memoria digital** (G11C 5/00 tiene prioridad; circuitos auxiliares para memorias que utilizan dispositivos semiconductores G11C 11/4063, G11C 11/413, G11C 11/4193) [1, 2, 5, 2006.01]

- 7/02 . con medios para evitar las señales parásitas [1, 2006.01]
- 7/04 . con medios para evitar perturbaciones debidas a efectos térmicos [1, 2006.01]
- 7/06 . Amplificadores para lectura; Circuitos asociados (amplificadores en sí H03F, H03K) [1, 7, 2006.01]

- 7/08 . . Control de los mismos [7, 2006.01]
- 7/10 . Disposiciones de interfaz para entrada/salida [I/O] de datos, p. ej. circuitos de control de entrada/salida [I/O] de datos, memorias intermedias de entrada/salida [I/O] de datos (circuitos de conversión de nivel en general H03K 19/0175) [7, 2006.01]
- 7/12 . Circuitos de control de líneas de bits, p. ej. circuitos de excitación, de potencia, de arrastre hacia arriba (pull-up), de empuje hacia abajo (pull-down), circuitos de precarga, circuitos de igualación, para líneas de bits [7, 2006.01]
- 7/14 . Gestión de celdas ficticias; Generadores de tensión de referencia para lectura [7, 2006.01]
- 7/16 . Almacenamiento de señales analógicas en memorias digitales utilizando una disposición que comprende convertidores analógico/digitales [A/D], memorias digitales y convertidores digitales/analógicos [D/A] [7, 2006.01]
- 7/18 . Organización de líneas de bits; Disposición de líneas de bits [7, 2006.01]
- 7/20 . Circuitos de inicialización de celdas de memoria, p. ej. al activar o desactivar, borrado de memoria, memoria de imagen latente [7, 2006.01]
- 7/22 . Circuitos de sincronización o de reloj para la lectura-escritura [R-W]; Generadores o gestión de señales de control para la lectura-escritura [R-W] [7, 2006.01]
- 7/24 . Circuitos de protección o de seguridad para celdas de memoria, p. ej. disposiciones para impedir la lectura o la escritura involuntaria; Celdas de estado; Celdas de prueba [7, 2006.01]
- 8/00 Disposiciones para seleccionar una dirección en una memoria digital** (circuitos auxiliares para memorias que utilizan dispositivos semiconductores G11C 11/4063, G11C 11/413, G11C 11/4193) [2, 5, 2006.01]
- 8/02 . utilizando una matriz de selección [2, 2006.01]
- 8/04 . que utilizan un dispositivo de direccionamiento secuencial, p. ej. registro de desplazamiento, contador (utilizando registros de tipo primero en entrar primero en salir [FIFO] para modificar la velocidad de flujo de datos digitales G06F 5/06; utilizando registros de tipo último en entrar primero en salir [LIFO] para el tratamiento de datos digitales actuando sobre su orden G06F 7/00) [5, 2006.01]
- 8/06 . Disposiciones de interfaz de direcciones, p. ej. memorias intermedias de direcciones (circuitos de conversión de nivel en general H03K 19/0175) [7, 2006.01]
- 8/08 . Circuitos de control de líneas de palabras, p. ej. circuitos de excitación, de potencia, de arrastre hacia arriba (pull-up), de empuje hacia abajo (pull-down), circuitos de precarga, circuitos de igualación, para líneas de palabras [7, 2006.01]
- 8/10 . Decodificadores [7, 2006.01]
- 8/12 . Circuitos de selección de grupo, p. ej. para la selección de un bloque de memoria, la selección de un circuito integrado, la selección de una red de celdas [7, 2006.01]
- 8/14 . Organización de líneas de palabras; Disposición de líneas de palabras [7, 2006.01]
- 8/16 . Red de memoria de acceso múltiple, p. ej. direccionamiento de un elemento de almacenamiento mediante al menos dos grupos de líneas de direccionamiento independientes [7, 2006.01]

- 8/18 . Circuitos de sincronización o de reloj; Generación o gestión de señales de control de dirección, p. ej. para las señales de selección de dirección de línea [RAS] o de selección de dirección de columna [CAS] [7, 2006.01]
- 8/20 . Circuitos de seguridad o de protección de dirección, es decir, disposiciones para impedir un acceso no autorizado o accidental [7, 2006.01]
- 11/00 Memorias digitales caracterizadas por la utilización de elementos de almacenamiento eléctricos o magnéticos particulares; Elementos de almacenamiento correspondientes** (G11C 14/00-G11C 21/00 tienen prioridad) [1, 5, 2006.01]

**Nota(s) [2]**

El grupo G11C 11/56 tiene prioridad sobre los grupos G11C 11/02-G11C 11/54 .

- 11/02 . que utilizan elementos magnéticos [1, 2006.01]
- 11/04 . . que utilizan elementos de almacenamiento de forma cilíndrica, p. ej. barra, hilo (G11C 11/12, G11C 11/14 tienen prioridad) [1, 2, 2006.01]
- 11/06 . . que utilizan elementos de almacenamiento de simple abertura, p. ej. núcleo anular; que utilizan placas de varias aberturas en las que cada abertura constituye un elemento de almacenamiento [1, 2006.01]
- 11/061 . . . que utilizan elementos de una sola abertura o de bucle magnético único, a razón de un elemento por bit, y para la lectura destructiva [2, 2006.01]
- 11/063 . . . organizados por bit, p. ej. organización 2L/2D, 3D, es decir, para la selección de un elemento por medio de al menos dos corrientes parciales coincidentes, tanto para la lectura como la escritura [2, 2006.01]
- 11/065 . . . organizados por palabras, p. ej. organización 2D o selección lineal, es decir, para la selección de todos los elementos de una palabra por medio de una corriente completa para la lectura [2, 2006.01]
- 11/067 . . . que utilizan elemento de una sola abertura o de bucle magnético único, a razón de un elemento por bit, y para la lectura no destructiva [2, 2006.01]
- 11/08 . . que utilizan elementos de almacenamiento de aberturas múltiples, p. ej. que utilizan un transfluxor; que utilizan placas que tienen varios elementos de almacenamiento individuales de aberturas múltiples (G11C 11/10 tiene prioridad; que utilizan placas de aberturas múltiples en las que cada abertura individual forma un elemento de almacenamiento G11C 11/06) [1, 2, 2006.01]
- 11/10 . . que utilizan elementos de almacenamiento multi-axiales [1, 2006.01]
- 11/12 . . que utilizan tensores; que utilizan tuistors, es decir, elementos en los que un eje de magnetización es retorcido [1, 2006.01]
- 11/14 . . que utilizan elementos de películas finas [1, 2006.01]
- 11/15 . . . que utilizan capas magnéticas múltiples (G11C 11/155 tiene prioridad) [2, 2006.01]
- 11/155 . . . con una configuración cilíndrica [2, 2006.01]
- 11/16 . . que utilizan elementos en los que el efecto de almacenamiento está basado en el efecto de spin magnético [1, 2006.01]
- 11/18 . que utilizan dispositivos de efecto Hall [1, 2006.01]

11/19	que utilizan dispositivos reactivos no lineales en los circuitos resonantes [2, 2006.01]	11/4076	Circuitos de sincronización (para la gestión de la regeneración G11C 11/406) [7, 2006.01]
11/20	que utilizan parametrones [1, 2, 2006.01]	11/4078	Circuitos de seguridad o de protección, p. ej. para impedir la lectura o la escritura inadvertidas o no autorizadas; Celdas de estado; Celdas de prueba (protección de los contenidos de la memoria durante la comprobación o ensayo G11C 29/52) [7, 2006.01]
11/21	que utilizan elementos eléctricos [2, 2006.01]	11/408	Circuitos de direccionamiento [5, 2006.01]
11/22	que utilizan elementos ferroeléctricos [1, 2, 2006.01]	11/409	Circuitos de lectura-escritura [R-W] [5, 2006.01]
11/23	que utilizan almacenamiento electrostático sobre una capa común, p. ej. tubos de Forester-Haeff (G11C 11/22 tiene prioridad) [2, 2006.01]	11/4091	Amplificadores de lectura o de lectura/refresco, o circuitos de lectura asociados, p. ej. para la precarga, la compensación o el aislamiento de las líneas de bits acoplados [7, 2006.01]
11/24	que utilizan condensadores (G11C 11/22 tiene prioridad; utilizando una combinación de dispositivos a semiconductores y de condensadores G11C 11/34, p. ej. G11C 11/40) [1, 2, 5, 2006.01]	11/4093	Disposiciones de interfaz de entrada/salida [I/O] de datos, p. ej. memorias intermedias de datos (circuitos de conversión de nivel en general H03K 19/0175) [7, 2006.01]
11/26	que utilizan tubos de descarga [1, 2, 2006.01]	11/4094	Circuitos de control o de gestión de líneas de bits [7, 2006.01]
11/28	que utilizan tubos de atmósfera gaseosa [1, 2, 2006.01]	11/4096	Circuitos de control o de gestión de entrada/salida [I/O] de datos, p. ej. circuitos para la lectura o la escritura, circuitos de activación de entrada/salida, conmutadores de líneas de bits [7, 2006.01]
11/30	que utilizan tubos de vacío (G11C 11/23 tiene prioridad) [1, 2, 2006.01]	11/4097	Organización de líneas de bits, p. ej. configuración de líneas de bits dobladas [7, 2006.01]
11/34	que utilizan dispositivos de semiconductores [1, 2, 2006.01]	11/4099	Procesamiento de celdas ficticias; Generadores de tensión de referencia [7, 2006.01]
11/35	con almacenamiento de cargas en una región de empobrecimiento, p. ej. dispositivos acoplados por carga (CCD) [7, 2006.01]	11/41	formando celdas con realimentación positiva, es decir, celdas que no necesitan refresco o regeneración de la carga, p. ej. multivibrador biestable, disparador de Schmitt [5, 2006.01]
11/36	que utilizan diodos, p. ej. utilizados como elementos de entrada [1, 2, 2006.01]	11/411	utilizando únicamente transistores bipolares [5, 2006.01]
11/38	que utilizan diodos túnel [1, 2, 2006.01]	11/412	utilizando únicamente transistores de efecto de campo [5, 2006.01]
11/39	utilizando tiristores [5, 2006.01]	11/413	Circuitos auxiliares, p. ej. para el direccionamiento, la decodificación, el control, la escritura, la lectura, la sincronización o la reducción del consumo [5, 2006.01]
11/40	que utilizan transistores [1, 2, 2006.01]	11/414	para celdas de memoria de tipo bipolar [5, 2006.01]
11/401	formando celdas que necesiten un refresco o una regeneración de la carga, es decir celdas dinámicas [5, 2006.01]	11/415	Circuitos de direccionamiento [5, 2006.01]
11/402	con regeneración de la carga individual de cada celda de memoria, es decir refresco interno [5, 2006.01]	11/416	Circuitos de lectura-escritura [R-W] [5, 2006.01]
11/403	con regeneración de la carga común a varias celdas de memoria, es decir refresco externo [5, 2006.01]	11/417	para celdas de memoria del tipo de efecto de campo [5, 2006.01]
11/404	con una puerta de transferencia de carga, p. ej. un transistor MOS, por celda [5, 2006.01]	11/418	Circuitos de direccionamiento [5, 2006.01]
11/405	con tres puertas de transferencia de carga, p. ej. transistores MOS, por celda [5, 2006.01]	11/419	Circuitos de lectura-escritura [R-W] [5, 2006.01]
11/406	Organización o control de los ciclos de de refresco o de regeneración de la carga [5, 2006.01]		
11/4063	Circuitos auxiliares, p. ej. para el direccionamiento, la decodificación, el accionamiento, la escritura, la lectura o la sincronización [7, 2006.01]		
11/4067	para las celdas de memoria de tipo bipolar [7, 2006.01]		
11/407	para celdas de memoria del tipo efecto de campo [5, 2006.01]		
11/4072	Circuitos para la inicialización, para la puesta en o fuera de tensión, para el borrado de la memoria o para el preajuste [7, 2006.01]		
11/4074	Circuitos de alimentación o de generación de tensión, p. ej. generadores de tensión de polarización, generadores de tensión de sustrato, alimentación de seguridad, circuitos de control de alimentación [7, 2006.01]		

- 11/4193 . . . Circuitos auxiliares específicos para tipos particulares de dispositivos semiconductores de almacenamiento, p. ej. para el direccionamiento, el accionamiento, la lectura, la sincronización, la alimentación, la propagación de señal (G11C 11/4063, G11C 11/413 tienen prioridad) [7, 2006.01]
- 11/4195 . . . . Circuitos de direccionamiento [7, 2006.01]
- 11/4197 . . . . Circuitos de lectura-escritura [R-W] [7, 2006.01]
- 11/42 . . . utilizando dispositivos optoelectrónicos, es decir, dispositivos emisores de luz y dispositivos fotoeléctricos acoplados eléctricamente u ópticamente [1, 2006.01]
- 11/44 . . . que utilizan elementos supraconductores, p. ej. criotrones [1, 2, 2006.01]
- 11/46 . . . que utilizan elementos termoplásticos [1, 2006.01]
- 11/48 . . . que utilizan elementos de acoplamiento desplazable, p. ej. núcleos ferromagnéticos, para producir un cambio entre diferentes estados de inducción mutua o de autoinducción [1, 2006.01]
- 11/50 . . . que utilizan el accionamiento de contactos eléctricos para almacenar la información (memorias mecánicas G11C 23/00; interruptores que permiten un número elegido de accionamientos consecutivos de contactos a continuación de un solo accionamiento manual del órgano motor H01H 41/00) [1, 2006.01]
- 11/52 . . . que utilizan relés electromagnéticos [1, 2006.01]
- 11/54 . . . que utilizan elementos simuladores de células biológicas, p. ej. neurona [1, 2006.01]
- 11/56 . . . utilizando elementos de almacenamiento que tienen más de dos estados estables representados por escalones, p. ej. de tensión, de corriente, de fase, de frecuencia (disposiciones de cómputo con elementos multiestables de este tipo H03K 25/00, H03K 29/00) [2, 2006.01]
- 13/00 Memorias digitales caracterizadas por la utilización de elementos de almacenamiento no cubiertos por los grupos G11C 11/00, G11C 23/00, ó G11C 25/00 [1, 2006.01]**
- 13/02 . . . que utilizan elementos cuyo funcionamiento depende de un cambio químico (que utilizan una carga electroquímica G11C 11/00) [1, 2006.01]
- 13/04 . . . que utilizan elementos ópticos [1, 2006.01]
- 13/06 . . . que utilizan elementos magneto-ópticos (elementos magneto-ópticos en general G02F) [2, 2006.01]
- 14/00 Memorias digitales caracterizadas por disposiciones de celdas con propiedades de memoria volátil y no volátil para salvaguardar la información en caso de fallo de la alimentación [5, 2006.01]**
- 15/00 Memorias digitales en las que la información, que tiene una o más partes características, es escrita en la memoria o es leída por medio de la búsqueda de una o varias de estas partes características, es decir, memorias asociativas o memorias direccionable por su contenido (en las que la información es dirigida a un lugar específico G11C 11/00) [1, 2, 2006.01]**
- 15/02 . . . que utilizan elementos magnéticos [2, 2006.01]
- 15/04 . . . que utilizan elementos semiconductores [2, 2006.01]
- 15/06 . . . que utilizan elementos criogénicos [2, 2006.01]
- 16/00 Memorias de sólo lectura programables y borrables (G11C 14/00 tiene prioridad) [5, 2006.01]**
- 16/02 . . . programables eléctricamente [5, 2006.01]
- 16/04 . . . utilizando transistores de umbral variable, p. ej. FAMOS [5, 2006.01]
- 16/06 . . . Circuitos auxiliares, p. ej. para escritura en la memoria (en general G11C 7/00) [5, 2006.01]
- 16/08 . . . Circuitos de direccionamiento; Descodificadores; Circuitos de control de líneas de palabras [7, 2006.01]
- 16/10 . . . Circuitos de programación o de entrada de datos [7, 2006.01]
- 16/12 . . . . Circuitos de conmutación de la tensión de programación [7, 2006.01]
- 16/14 . . . . Circuitos para borrar eléctricamente, p. ej. circuitos de conmutación de la tensión de borrado [7, 2006.01]
- 16/16 . . . . para borrar bloques, p. ej. filas, palabras, grupos [7, 2006.01]
- 16/18 . . . . Circuitos para borrar ópticamente [7, 2006.01]
- 16/20 . . . . Inicialización; Preselección de datos; Identificación de "chip" [7, 2006.01]
- 16/22 . . . Circuitos de seguridad o de protección para impedir el acceso no autorizado o accidental a las celdas de memoria [7, 2006.01]
- 16/24 . . . Circuitos de control de líneas de bits [7, 2006.01]
- 16/26 . . . Circuitos de detección o de lectura; Circuitos de salida de datos [7, 2006.01]
- 16/28 . . . . que utilizan celdas de detección diferencial o celdas de referencia, p. ej. celdas ficticias [7, 2006.01]
- 16/30 . . . Circuitos de alimentación [7, 2006.01]
- 16/32 . . . Circuitos de sincronización [7, 2006.01]
- 16/34 . . . Determinación del estado de programación, p. ej. tensión umbral, sobreprogramación o subprogramación, retención [7, 2006.01]
- 17/00 Memorias de sólo lectura programables una sola vez; Memorias semipermanentes, p. ej. tarjetas de información que pueden ser reemplazadas a mano (memorias de sólo lectura programables y borrables G11C 16/00; codificación, decodificación o conversión de código, en general H03M) [1, 2, 5, 2006.01]**
- 17/02 . . . utilizando elementos magnéticos o inductivos (G11C 17/14 tiene prioridad) [2, 5, 2006.01]
- 17/04 . . . utilizando elementos capacitivos (G11C 17/06, G11C 17/14 tienen prioridad) [2, 5, 2006.01]
- 17/06 . . . utilizando elementos que contengan diodos (G11C 17/14 tiene prioridad) [2, 5, 2006.01]
- 17/08 . . . utilizando dispositivos de semiconductores, p. ej. elementos bipolares (G11C 17/06, G11C 17/14 tienen prioridad) [5, 2006.01]
- 17/10 . . . en las cuales el contenido está determinado desde la fabricación por una disposición predeterminada de los elementos de acoplamiento, p. ej. memorias ROM programables por máscara [5, 2006.01]
- 17/12 . . . . utilizando dispositivos de efecto de campo [5, 2006.01]
- 17/14 . . . en las cuales el contenido está determinado estableciendo, rompiendo o modificando selectivamente las uniones de conexión por una modificación definitiva del estado de los elementos de acoplamiento, p. ej. memorias PROM [5, 2006.01]
- 17/16 . . . utilizando uniones fusibles eléctricamente [5, 2006.01]
- 17/18 . . . Circuitos auxiliares, p. ej. para la escritura en la memoria (en general G11C 7/00) [5, 2006.01]

<b>19/00</b>	<b>Memorias digitales en las que la información es movida por escalones, p. ej. registros de desplazamiento</b> (cadenas contadoras H03K 23/00) [1, 2006.01]	<b>29/00</b>	<b>Verificación del funcionamiento correcto de memorias; Ensayo de memorias durante su funcionamiento fuera de línea (offline")o en espera ("standby")</b> [1, 2006.01]
19/02	. que utilizan elementos magnéticos (G11C 19/14 tiene prioridad) [2, 2006.01]	29/02	. Detección o localización de circuitos auxiliares defectuosos, p. ej. contadores de refresco defectuosos [2006.01]
19/04	. . que utilizan núcleos con una abertura o un bucle magnético [2, 2006.01]	29/04	. Detección o localización de elementos de memoria defectuosos [2006.01]
19/06	. . que utilizan estructuras con una pluralidad de aberturas o de bucles magnéticos, p. ej. transfluxores [2, 2006.01]	29/06	. . Ensayo de aceleración [2006.01]
19/08	. . que utilizan capas finas en una estructura plana [2, 2006.01]	29/08	. . Ensayo funcional, p. ej. ensayo realizado durante el refresco, autoensayo en el encendido [POST] o ensayo distribuido [2006.01]
19/10	. . que utilizan capas finas sobre barras; con tuistores [2, 2006.01]	29/10	. . . Algoritmos de ensayo, p. ej. algoritmos de barrido de memorias [MScan]; Patrones de ensayo, p. ej. patrones en tablero de damas [2006.01]
19/12	. que utilizan dispositivos reactivos no lineales en circuitos resonantes [2, 2006.01]	29/12	. . . Disposiciones integradas ("built in") para el ensayo, p. ej. autoensayo integrado [BIST] [2006.01]
19/14	. que utilizan elementos magnéticos combinados con elementos activos, p. ej. tubos de descarga, elementos semiconductores (G11C 19/34 tiene prioridad) [2, 7, 2006.01]	29/14	. . . . Implementación de la lógica de control, p. ej. decodificadores de modo de ensayo [2006.01]
19/18	. que utilizan capacidades como elementos principales de las etapas [2, 2006.01]	29/16	. . . . . utilizando unidades microprogramadas, p. ej. máquinas de estado [2006.01]
19/20	. que utilizan tubos de descarga (G11C 19/14 tiene prioridad) [2, 2006.01]	29/18	. . . . . Dispositivos de generación de direcciones; Dispositivos para el acceso a memorias, p. ej. detalles de circuitos de direccionamiento [2006.01]
19/28	. que utilizan elementos semiconductores (G11C 19/14, G11C 19/36 tienen prioridad) [2, 7, 2006.01]	29/20	. . . . . que utilizan contadores o registros de desplazamiento de realimentación lineal [LFSR] [2006.01]
19/30	. que utilizan elementos optoelectrónicos, es decir, dispositivos emisores de luz y dispositivos fotoeléctricos acoplados eléctrica u ópticamente [2, 2006.01]	29/22	. . . . . Con acceso a memorias en serie [2006.01]
19/32	. que utilizan elementos supraconductores [2, 2006.01]	29/24	. . . . . Con acceso a células suplementarias, p. ej. células de direcciones falsas o células redundantes [2006.01]
19/34	. que utilizan elementos de almacenamiento con más de dos estados estables representados por escalones, p. ej. de tensión, de corriente, de fase, de frecuencia [7, 2006.01]	29/26	. . . . . Con acceso a una multiplicidad de bloques ("arrays") (G11C 29/24 tiene prioridad) [2006.01]
19/36	. . que utilizan elementos semiconductores [7, 2006.01]	29/28	. . . . . Multiplicidad de bloques dependientes, p. ej. bloques multi-bit [2006.01]
19/38	. bidimensional, p. ej. registros de desplazamiento vertical y horizontal [7, 2006.01]	29/30	. . . . . Con acceso a un solo bloque [2006.01]
<b>21/00</b>	<b>Memorias digitales en las que la información circula</b> (por escalones G11C 19/00) [1, 2006.01]	29/32	. . . . . Acceso en serie; Ensayo por barrido ("scan") [2006.01]
21/02	. que utilizan líneas de retardo electromecánicas, p. ej. que utilizan un recipiente de mercurio [1, 2006.01]	29/34	. . . . . Con acceso a una multiplicidad de bits simultáneamente [2006.01]
<b>23/00</b>	<b>Memorias digitales caracterizadas por el movimiento de piezas mecánicas para efectuar el almacenamiento, p. ej. utilizando bolas de cojinetes; Elementos de almacenamiento correspondientes</b> (almacenamiento por accionamiento de contactos G11C 11/48) [1, 2006.01]	29/36	. . . . . Dispositivos de generación de datos, p. ej. inversores de datos [2006.01]
<b>25/00</b>	<b>Memorias digitales caracterizadas por la utilización de medios fluidos; Elementos de almacenamiento correspondientes</b> [1, 2006.01]	29/38	. . . . . Dispositivos de verificación de respuesta [2006.01]
<b>27/00</b>	<b>Memorias analógicas eléctricas, p. ej. para almacenar valores instantáneos</b> [1, 2006.01]	29/40	. . . . . que utilizan técnicas de compresión [2006.01]
27/02	. Medios de muestreo y de memorización (G11C 27/04 tiene prioridad; muestreo de señales eléctricas en general H03K) [2, 4, 2006.01]	29/42	. . . . . que utilizan códigos de corrección de errores [ECC] o comprobación de paridad [2006.01]
27/04	. Registros de desplazamiento (dispositivos de acoplamiento de carga <u>en sí</u> H01L 29/76) [4, 2006.01]	29/44	. . . . . Indicación o identificación de errores, p. ej. para la reparación [2006.01]
		29/46	. . . . . Lógica de iniciación de ensayo [2006.01]
		29/48	. . . . . Disposiciones de las memorias estáticas especialmente adaptadas para el ensayo por medios externos a la memoria, p. ej. utilizando acceso directo a memoria [DMA] o utilizando rutas de acceso auxiliares (equipamiento de ensayo externo G11C 29/56) [2006.01]
		29/50	. . Ensayos marginales p. ej. ensayo de corriente, voltaje o velocidad [2006.01]

G11C

- 29/52

·

Protección de los contenidos de la memoria;  
Detección de errores en los contenidos de la memoria **[2006.01]**
- 29/54

·

Disposiciones para el diseño de circuitos de ensayo,  
p. ej herramientas diseñadas para ensayo  
[DFT] **[2006.01]**
- 29/56

·

Equipamiento de ensayo externo para memorias  
estáticas, p. ej. equipamiento de ensayo automático  
[ATE]; Sus interfaces **[2006.01]**
- 99/00

**Materia no prevista en otros grupos de esta  
subclase [2006.01]**